

DIALOG(R)File 352:Derwent WPI
(c) 2000 Derwent Info Ltd. All rts. reserv.

011638288 **Image available**

WPI Acc No: 1998-055196/199806

XRPX Acc No: N98-043700

Ferroelectric liquid crystal display for gradation displays - has liquid between electrode and polarisation plates and having driving states that do not set crystal in ferroelectric state

Patent Assignee: CASIO COMPUTER CO LTD (CASK)

Inventor: OGURA J; SHIMODA S; TANAKA T; YOSHIDA T

Number of Countries: 020 Number of Patents: 011

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 816907	A2	19980107	EP 97110227	A	19970623	199806 B
JP 10073803	A	19980317	JP 97184608	A	19970626	199821
JP 10073804	A	19980317	JP 97184610	A	19970626	199821
JP 10073849	A	19980317	JP 97180282	A	19970623	199821
JP 10082985	A	19980331	JP 96255283	A	19960906	199823
JP 10096896	A	19980414	JP 97184609	A	19970626	199825
KR 98024066	A	19980706	KR 9726721	A	19970624	199926
JP 2985125	B2	19991129	JP 97180282	A	19970623	200002
JP 2984788	B2	19991129	JP 97184608	A	19970626	200002
JP 2984789	B2	19991129	JP 97184609	A	19970626	200002
JP 2984790	B2	19991129	JP 97184610	A	19970626	200002

Priority Applications (No Type Date): JP 96255283 A 19960906; JP 96181692 A 19960624; JP 96186897 A 19960628; JP 96186898 A 19960628; JP 96215923 A 19960730

Patent Details:

Patent No Kind Lan Pg Main IPC Filing Notes

EP 816907 A2 E 55 G02F-001/141

Designated States (Regional): AT BE CH DE DK ES FI FR GB GR IE IT LI LU MC NL PT SE

JP 2985125	B2	15 G02F-001/141	Previous Publ. patent JP 10073849
JP 2984788	B2	14 G02F-001/133	Previous Publ. patent JP 10073803
JP 2984789	B2	14 G02F-001/133	Previous Publ. patent JP 10096896
JP 2984790	B2	13 G02F-001/133	Previous Publ. patent JP 10073804
JP 10073803	A	14 G02F-001/133	
JP 10073804	A	13 G02F-001/133	
JP 10073849	A	14 G02F-001/141	
JP 10082985	A	10 G02F-001/1335	
JP 10096896	A	14 G02F-001/133	
KR 98024066	A	G02F-001/133	

Abstract (Basic): EP 816907 A

The liquid crystal display has the liquid sandwiched between a pair of electrode surfaces. These are sandwiched between a pair of polarising plates. For a first voltage the molecules are aligned in one direction (21A) and for a second voltage in second direction (21B).

With no voltage the crystals are aligned in normal-line direction (21C). The angle between the first two directions is greater than 45 deg.

The optical axis (23A) of one polarisation plate is set at 22.5 deg. to one of the ferroelectric states. The other polarising plate is set perpendicular to this. Voltages between the ferroelectric states provide gradation of display.

ADVANTAGE - Provides gradation display with fast response and avoiding burning by avoiding entering ferroelectric states.

Dwg. 4/23

Title Terms: FERROELECTRIC; LIQUID; CRYSTAL; DISPLAY; GRADATION; DISPLAY; LIQUID; ELECTRODE; POLARISE; PLATE; DRIVE; STATE; SET; CRYSTAL; FERROELECTRIC; STATE

Derwent Class: P81; P85; T04; U14

International Patent Class (Main): G02F-001/133; G02F-001/1335; G02F-001/141

International Patent Class (Additional): G02F-001/13; G02F-001/1337; G09F-009/35; G09G-003/36

File Segment: EPI; EngPI

DIALOG(R)File 347:JAP10
(c) 2000 JPO & JAP10. All rts. reserv.

05790703 **Image available**
DISPLAY ELEMENT DEVICE AND DISPLAY ELEMENT DRIVING METHOD

PUB. NO. : 10-073803 [JP 10073803 A]
PUBLISHED: March 17, 1998 (19980317)
INVENTOR(s): YOSHIDA TETSUSHI
TANAKA TOMIO
OGURA JUN
SHIMODA SATORU
APPLICANT(s): CASIO COMPUT CO LTD [350750] (A Japanese Company or
Corporation), JP (Japan)
APPL. NO.: 09-184608 [JP 97184608]
FILED: June 26, 1997 (19970626)
INTL CLASS: [6] G02F-001/133; G02F-001/133; G02F-001/133; G02F-001/1335;
G09G-003/36
JAP10 CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment); 44.9
(COMMUNICATION -- Other)
JAP10 KEYWORD: R011 (LIQUID CRYSTALS); R119 (CHEMISTRY -- Heat Resistant
Resins)

ABSTRACT

PROBLEM TO BE SOLVED: To provide a liquid crystal display device having a high speed responsiveness and a wide visual field angle characteristic and capable of reducing a burn-in phenomenon and capable of reducing a flicker.

SOLUTION: Liquid crystal in which a molecular has the first ferroelectric phase roughly arranged in a first direction 21A and a molecular has the second ferroelectric phase roughly arranged in a second direction 21B and a director has an intermediate oriented state heading a direction being in between the first direction 21A and the second direction according to an impressed voltage 21B is arranged in between substrates. Liquid crystal in which the intersection angle between the first and second directions 21A, 21B is larger than 45 deg. is used in this display element. The transmission axis 23A of a polarizing plate 23 is arranged in the direction inclined by 22.5 deg. with respect to the intermediate direction 21C between the first and second directions 21A, 21B and the optical axis 24A of a polarizing plate 24 is arranged so as to orthogonally cross with the transmission axis 23A. Then, a fixed first voltage and a second voltage corresponding to a display gradation with which liquid crystals of pixels do not become ferroelectric phases and which are voltages of a range in which the maximum and minimum transmissivities can be obtained are successively impressed on the liquid crystals of respective pixels.

?

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-73803

(43)公開日 平成10年(1998)3月17日

(51)Int.Cl.*	識別記号	序内整理番号	P I	技術表示箇所
G 02 F 1/133	5 7 5		G 02 F 1/133	5 7 5
	5 5 0			5 5 0
	5 6 0			5 6 0
	1/1335	5 1 0	1/1335	5 1 0
G 09 G 3/36			G 09 G 3/36	

審査請求 有 請求項の数14 FD (全 14 頁)

(21)出願番号 特願平9-184608
(22)出願日 平成9年(1997)6月26日
(31)優先権主張番号 特願平8-186897
(32)優先日 平8(1996)6月28日
(33)優先権主張国 日本(J P)

(71)出願人 000001443
カシオ計算機株式会社
東京都新宿区西新宿2丁目6番1号
(72)発明者 吉田 哲志
東京都八王子市石川町2951番地の5 カシ
オ計算機株式会社八王子研究所内
(72)発明者 田中 富雄
東京都八王子市石川町2951番地の5 カシ
オ計算機株式会社八王子研究所内
(72)発明者 小倉 順
東京都八王子市石川町2951番地の5 カシ
オ計算機株式会社八王子研究所内

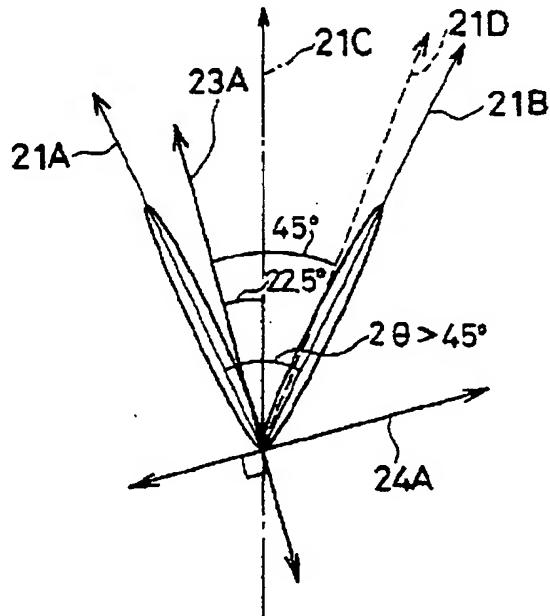
最終頁に続く

(54)【発明の名称】 表示素子装置及び表示素子の駆動方法

(57)【要約】

【課題】 高速応答性及び広視野角特性を有し、焼き付き現象を低減でき、フリッカを低減することができる液晶表示装置を提供する。

【解決手段】 基板間に、印加電圧に応じて、分子が第1の方向21Aにほぼ配列した第1の強誘電相と、分子が第2の方向21Bにほぼ配列した第2の強誘電相と、ダイレクタが第1の方向21Aと第2の方向21Bとの間の方向に向く中間配向状態を有する液晶を配置する。第1と第2の方向21A、21Bの交差角が45°より大きい液晶を使用する。偏光板23の透過軸23Aを第1の方向21Aと第2の方向21Bの中間の方向21Cに対して22.5°傾いた方向に配置し、偏光板24の光学軸24Aを透過軸23Aに直交するように配置する。液晶が強誘電相にならず、最大と最小の透過率が得られる範囲の電圧であって、固定の第1の電圧と表示階調に対応する第2の電圧を各画素の液晶に順次印加する。



【特許請求の範囲】

【請求項1】対向面に電極がそれぞれ形成された一対の基板と、

前記一対の基板の間に配置され、前記電極間に印加された一方極性の第1の電圧に応じて液晶分子が第1の方向にはほぼ配列した第1の強誘電相を示す第1の配向状態と、前記電極間に印加された他方極性の第2の電圧に応じて液晶分子が第2の方向にはほぼ配列した第2の強誘電相を示す第2の配向状態と、前記第1の電圧と第2の電圧との中間の任意の第3の電圧の印加に応じて液晶分子がそのダイレクタを前記第1の方向と前記第2の方向との間に方向に向けて配向する強誘電相を示す液晶と、

前記一対の基板を挟んで配置され、いずれか一方の光学軸が前記第1と第2の方向のいずれか一方と前記第3の方向により挟まれる角度範囲に設置され、他方の光学軸が前記一方の光学軸と実質的に垂直または平行にそれぞれ配置された一対の偏光板と、

前記電極に接続され、対向する電極領域とその間の前記液晶を含む各画素を順次選択し、選択した画素の前記液晶に、液晶のダイレクタを前記第1の方向と第2の方向により挟まれる角度範囲よりも狭い角度範囲で変化させ、且つ、固定の第1の駆動電圧と、該第1の駆動電圧を印加した後に印加され、表示階調に対応する第2の駆動電圧を含む駆動電圧を印加する駆動手段と、

を備える強誘電性相を示す液晶を用いた表示素子装置。

【請求項2】前記駆動手段は、前記第1の駆動電圧と絶対値が同一で極性が反対の第3の駆動電圧、又は、前記第1の駆動電圧と前記第2の駆動電圧の和と絶対値が同一で極性が反対の第4の駆動電圧の一方を、選択した画素の前記液晶に前記第1の駆動電圧を印加する前に印加する手段を備える。

ことを特徴とする請求項1に記載の表示素子装置。

【請求項3】前記駆動手段は、前記第1の駆動電圧と絶対値が同一で極性が反対の第5の駆動電圧と、前記第2の駆動電圧と絶対値が同一で極性が反対の第6の駆動電圧とを、選択した画素の前記液晶に前記第1の駆動電圧を印加する前に印加する手段を備える、

ことを特徴とする請求項1に記載の表示素子装置。

【請求項4】前記液晶は、前記第1の方向と第2の方向とのなす交角が45°より大きい角度で夫々配向する強誘電性相をもっており、

前記駆動手段は、液晶のダイレクタを前記第1の方向と第2の方向により挟まれる角度範囲内のほぼ45°の角度範囲で変化させる電圧を印加する、

ことを特徴とする請求項1乃至3のいずれか1つに記載の表示素子装置。

【請求項5】前記一対の偏光板の一方は、前記第1の方向と第2の方向のいずれかに対して、前記交角より45°を差し引いた角度の1/2から、前記交角より45°を差し引いた角度の範囲に、その光学軸の方向を配置し

たことを特徴とする請求項1乃至4に記載の表示素子装置。

【請求項6】前記液晶は、前記第1の方向と第2の方向とのなす交角がほぼ60°より大きい角度で夫々配向する強誘電性相をもっており、

前記一対の偏光板の一方は、前記第1の方向と第2の方向のいずれかに対して、ほぼ7.5°以上の角度でその光学軸の方向を配置した、

ことを特徴とする請求項1乃至3のいずれか1つに記載の表示素子装置。

【請求項7】前記一対の偏光板は、いずれか一方の光学軸を、前記駆動手段によって変化させられるダイレクタの角度範囲の一方の側の方向と実質的に平行に配置した、

ことを特徴とする請求項1乃至6のいずれか1つに記載の表示素子装置。

【請求項8】前記液晶は、前記第1の方向と第2の方向とのなす交角が90°より大きい角度で夫々配向する強誘電性相をもっており、

前記一対の偏光板の一方は、前記液晶のスメクティック層の法線方向とほぼ平行に、その光学軸の方向を配置した、

ことを特徴とする請求項1乃至3のいずれか1つに記載の表示素子装置。

【請求項9】前記液晶は、対向する電極間に電圧が印加されていないときに、液晶のダイレクタが前記第1の方向と第2の方向とでなす角度のほぼ2等分線と平行な方向に向いた反強誘電性相を示す反強誘電性液晶である、

ことを特徴とする請求項1乃至8のいずれか1つに記載の表示素子装置。

【請求項10】前記駆動手段は、前記第1と第2の電圧の絶対値よりも小さい前記第1の駆動電圧を印加した後に、各前記画素の表示状態を定めるための画像データに対応した電圧を各前記画素の前記液晶に印加する駆動回路を備えている、

ことを特徴とする請求項1乃至9のいずれか1つに記載の表示素子装置。

【請求項11】前記一対の基板は、

画素電極と該画素電極に接続されたアクティブ素子がマトリックス状に配列された一方の基板と、

前記画素電極に対向する対向電極が形成された他方の基板と、

より構成されていることを特徴とする請求項1乃至10のいずれか1つに記載の表示素子装置。

【請求項12】前記アクティブ素子は、薄膜トランジスタから構成され、

前記駆動手段は、各前記画素の前記薄膜トランジスタにゲート信号を印加してオンさせるゲート駆動回路と、各前記画素の表示状態を定めるための1つの画像データに対応した前記第2の駆動電圧を有するパルスを、ゲート

信号により前記薄膜トランジスタがオンして各書き込み期間に、各前記画素の前記液晶に印加するデータ駆動回路と、を備えている、ことを特徴とする請求項11に記載の表示素子装置。

【請求項13】前記一对の基板は、走査電極が形成された一方の基板と、前記走査電極に対し垂直方向に延びる信号電極が形成された他方の基板と、より構成されていることを特徴とする請求項1乃至10のいずれか1つに記載の表示素子装置。

【請求項14】対向面に電極がそれぞれ形成された一对の基板と、前記一对の基板の間に配置され、前記電極間に印加された一方極性の第1の電圧に応じて液晶分子が第1の方向にはば配列した第1の強誘電相を示す第1の配向状態と、前記電極間に印加された他方極性の第2の電圧に応じて液晶分子が第2の方向にはば配列した第2の強誘電相を示す第2の配向状態と、前記電極間に電圧を印加していないときにスメクティック相の層の法線方向とほぼ一致する第3の方向に液晶分子がそのダイレクタを向けて配向する第3の配向状態とを有し、前記第1の電圧と第2の電圧との中間の任意の第3の電圧の印加に応じて液晶分子がそのダイレクタを前記第1の方向と前記第2の方向との間の方向に向けて配向する強誘電相を示す液晶と、前記一对の基板を挟んで配置され、いずれか一方の光学軸が前記第1と第2の方向のいずれか一方と前記第3の方向とにより挟まれる角度範囲に設置され、他方の光学軸が前記一方の光学軸と実質的に垂直または平行にそれぞれ配置された一对の偏光板と、を備える表示素子の駆動方法であって、

対向する電極とこれらの電極が互いに對向する領域の前記液晶とにより形成される各画素を順次選択する選択ステップと、

該選択ステップで選択した画素の前記液晶に、固定の電圧を有する第1のパルスを印加する第1の駆動ステップと、

該第1の駆動ステップで前記第1のパルスを印加した画素の前記液晶に、前記第1の方向と第2の方向により挟まれる角度範囲よりも狭い角度範囲で液晶のダイレクタを変化させ、且つ、表示階調に対応する電圧を有する第2のパルスを印加する第2の駆動ステップとを、含むことを特徴とする表示素子の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、強誘電相を有する液晶を用いた表示素子装置及び表示素子の駆動方法に関する。

【0002】

【従来の技術】従来より広く使用されていてるネマチック液晶を用いた液晶表示素子に代えて、高速応答特性及び広い視野角特性が期待される強誘電性液晶、反強誘電

性液晶等を用いた液晶表示素子が開発されている。これらの液晶表示素子は、対向する内面に電極を形成した対向する一对の基板間に、強誘電性液晶或いは反強誘電性液晶を介在させたものである。

【0003】強誘電性液晶を用いたものでは、対向する電極間に一方の極性の所定の電圧を印加することにより液晶分子を一方の強誘電性相に配向させた第1の配向安定状態と、電極間に他方の極性の所定の電圧を印加することにより液晶分子を他方の強誘電性相に配向させた第2の配向安定状態との双安定性を利用して駆動することにより所望の画像を表示させる。

【0004】また、反強誘電性液晶を用いたものでは、対向する電極間に一方の極性の所定の電圧を印加することにより液晶分子を一方の強誘電性相に配向させた第1の配向安定状態と、電極間に他方の極性の所定の電圧を印加することにより液晶分子を他方の強誘電性相に配向させた第2の配向安定状態と、さらに電界を印加しないときの反強誘電性相に配向した第3の配向安定状態との3安定性を利用して駆動することにより所望の画像を表示させる。

【0005】これらの液晶表示素子では、液晶分子を、強誘電性相或いは反強誘電性相の安定した状態に配向させて、そのメモリ効果を利用して2値表示を行うものであり、再現性の良い階調表示を行うことは困難である。

【0006】階調表示が可能な強誘電性液晶表示素子として、DHF液晶(Deformed Helical Ferroelectric Liquid Crystal)を使用した液晶表示素子が提案されている。DHF液晶表示素子は、ショートピッチの強誘電性液晶を螺旋が存在する状態で基板間に介在させ、対向する電界に応じて螺旋を歪めることにより、一方の強誘電性相から他方の強誘電性相まで液晶のダイレクタを連続的に変化させるものである。

【0007】また、近時、一部の反強誘電性液晶が示す中間配向状態を用いて階調表示を行う反強誘電性液晶表示素子等も提案されている。

【0008】

【発明が解決しようとする課題】上述した強誘電性液晶及び反強誘電性液晶は、液晶分子が分子長軸上、もしくは直交する方向に永久双極子を持ち、この永久双極子と電界との直接的な相互作用により液晶分子が挙動する。このため、応答速度が速く、又液晶のダイレクタの変化・基板と平行な面内で動くので、視野角が広くなる

【0009】しかしながら、これらの液晶は、液晶分子の永久双極子による自発分極を持っているため、基板側にその自発分極と逆極性の電荷が蓄積され重なりの相互作用が大きくなってしまって、液晶分子が電界に応じて自由に挙動できなくなり、画像が残像として残る。という、表示の焼き付き現象が生じる。

【0010】従来の強誘電性液晶素子及び反強誘電性液晶素子では、表示の焼き付き現象を低減する

て、液晶に印加する電圧の極性をフレーム毎に、或いはライン毎に反転させる駆動方法が提案されている。また、駆動パルス毎に逆極性の補償パルスを印加する駆動方法も提案されている。

【0011】しかし、これらの方法では、電荷の片寄りを十分無くすことができず、焼き付きを無くすことができない。また、正極性と逆極性のパルスに対する液晶の応答が異なるためにフリッカが発生するという問題がある。

【0012】この発明は上記実状に鑑みてなされたもので、高速応答性及び広視野角特性を有し、さらに、焼き付き現象を低減でき、フリッカを低減することができる表示素子装置及び表示素子の駆動方法を提供することを目的とする。

【0013】

【課題を解決するための手段】上記目的を達成するため、この発明の第1の観点にかかる表示素子装置は、対向面に電極がそれぞれ形成された一对の基板と、前記一对の基板の間に配置され、前記電極間に印加された一方極性の第1の電圧に応じて液晶分子が第1の方向にほぼ配列した第1の強誘電相を示す第1の配向状態と、前記電極間に印加された他方極性の第2の電圧に応じて液晶分子が第2の方向にほぼ配列した第2の強誘電相を示す第2の配向状態と、前記第1の電圧と第2の電圧との中间の任意の第3の電圧の印加に応じて液晶分子がそのダイレクタを前記第1の方向と前記第2の方向との間の方向に向けて配向する強誘電相を示す液晶と、前記一对の基板を挟んで配置され、いずれか一方の光学軸が前記第1と第2の方向のいずれか一方と前記第3の方向により挟まれる角度範囲に設置され、他方の光学軸が前記一方の光学軸と実質的に垂直または平行にそれぞれ配位された一对の偏光板と、前記電極に接続され、対向する電極領域とその間の前記液晶を含む各画素を順次選択し、選択した画素の前記液晶に、液晶のダイレクタを前記第1の方向と第2の方向により挟まれる角度範囲よりも狭い角度範囲で変化させ、且つ、固定の第1の駆動電圧と、該第1の駆動電圧を印加した後に印加され、表示階調に対応する第2の駆動電圧を含む駆動電圧を印加する駆動手段と、を備えることを特徴とする。

【0014】このような構成によれば、液晶を強誘電相に配向させることなく、且つ、最大階調と最小階調を表示することができる。液晶を強誘電相に配向させることなく駆動することにより、表示の焼き付き現象を抑えることができる。また、印加電圧に応じて表示階調が一義的に定まるため、直流通的な駆動が可能になり、フリッカを抑えることができる。また、強誘電相を示す液晶を使用することにより、高速応答性及び広視野角特性を確保することができる。

【0015】しかも、駆動手段が、表示階調に対応する第2の駆動電圧を印加する前に固定の第1の駆動電圧を

液晶に印加しているので、第2の駆動電圧を印加する直前の液晶の配向状態がほぼ一定になり、光学特性のヒステリシスの影響を受けずに、安定して所望の階調を表示することができる。

【0016】前記駆動手段は、前記第1の駆動電圧と絶対値が同一で極性が反対の第3の駆動電圧、又は、前記第1の駆動電圧と前記第2の駆動電圧の和と絶対値が同一で極性が反対の第4の電圧の一方を、選択した画素の前記液晶に前記第1の駆動電圧を印加する前に印加する手段を備えてもよい。また、前記駆動手段は、前記第1の駆動電圧と絶対値が同一で極性が反対の第5の駆動電圧と、前記第2の駆動電圧と絶対値が同一で極性が反対の第6の駆動電圧とを、選択した画素の前記液晶に前記第1の駆動電圧を印加する前に印加する手段を備えてもよい。この構成によれば、液晶に印加する電圧の直流成分を低減し、液晶の劣化を予防することができる。

【0017】前記液晶としては、前記第1の方向と第2の方向とのなす交角が45°より大きい角度で夫々配向する強誘電性相をもっているものを使用でき、この場合、前記駆動手段は、液晶のダイレクタを前記第1の方向と第2の方向とにより挟まれる角度範囲内のほぼ45°の角度範囲で変化させる電圧を印加することができる。

【0018】前記液晶としては、前記第1の方向と第2の方向とのなす交角がほぼ60°より大きい角度で夫々配向する強誘電性相をもっているものが望ましい。この場合、前記一对の偏光板の一方は、前記第1の方向と第2の方向のいずれかに対して、前記交角より45°を差し引いた角度の1/2から前記交角より45°を差し引いた角度の範囲に、その光学軸の方向が配置され。例えば、前記第1の方向と第2の方向とのなす交角がほぼ60°のとき、前記第1の方向と第2の方向のいずれかに対して、ほぼ7.5°以上、15°未満の角度に光学軸の方向が配置される。

【0019】前記一对の偏光板は、例えば、いずれか一方の光学軸が、前記駆動手段によって変化させられるダイレクタの角度範囲の一方の側の方向と実質的に平行になるように配置される。

【0020】前記液晶としては、前記第1の方向と第2の方向とのなす交角が90°より大きい角度で夫々配向する強誘電性相をもっているものを用いても良い。この場合、前記一对の偏光板の一方は、例えば、前記液晶のスマートティック層の法線方向とほぼ平行に、その光学軸の方向を配置する。

【0021】前記液晶は、例えば、対向する電極間に電圧が印加されていないときに、前記液晶のダイレクタが前記第1の方向と第2の方向とでなす角度のほぼ90度分線と平行な方向に向いた反強誘電性相を示す反強誘電性液晶から構成される。

【0022】前記一对の偏光板の一方は、例えば、前記

第1の方向と第2の方向のいずれかに対して、前記交角より45°を差し引いた角度の範囲に、その光学軸の方向が配置される。

【0023】前記駆動手段は、例えば、前記第1と第2の電圧の絶対値よりも小さい前記第1の駆動パルスを印加した後に、各前記画素の表示状態を定めるための画像データに対応したパルスを各前記画素の前記液晶に印加する駆動回路を備えている。

【0024】上記の表示素子装置は、例えば、アクティブマトリックス型素子でも、シンプルマトリックス型(パッシブマトリックス型)素子でも良い。

【0025】アクティブマトリックス型素子の場合、アクティブ素子は、薄膜トランジスタ等から構成される。この場合、前記駆動手段は、例えば、各前記画素の前記薄膜トランジスタにゲート信号を印加してオンさせるゲート駆動回路と、各前記画素の表示状態を定めるための1つの画像データに対応した前記第2の駆動電圧を有するパルスを、ゲート信号により前記薄膜トランジスタがオンして各書き込み期間に、各前記画素の前記液晶に印加するデータ駆動回路と、を備える。

【0026】上記目的を達成するため、この発明の第2の観点にかかる表示素子の駆動方法は、対向面に電極がそれぞれ形成された一対の基板と、前記一対の基板の間に配置され、前記電極間に印加された一方極性の第1の電圧に応じて液晶分子が第1の方向にほぼ配列した第1の強誘電相を示す第1の配向状態と、前記電極間に印加された他方極性の第2の電圧に応じて液晶分子が第2の方向にほぼ配列した第2の強誘電相を示す第2の配向状態と、前記電極間に電圧を印加していないときにスメクティック相の層の法線方向とほぼ一致する第3の方向に液晶分子がそのダイレクタを向けて配向する第3の配向状態とを有し、前記第1の電圧と第2の電圧との中間の任意の第3の電圧の印加に応じて液晶分子がそのダイレクタを前記第1の方向と前記第2の方向との間の方向に向けて配向する強誘電相を示す液晶と、前記一対の基板を挟んで配置され、いずれか一方の光学軸が前記第1と第2の方向のいずれか一方と前記第3の方向とにより挟まれる角度範囲に設置され、他方の光学軸が前記一方の光学軸と実質的に垂直または平行にそれぞれ配置された一対の偏光板と、を備える表示素子の駆動方法であって、対向する電極とこれらの電極が互いに対向する領域の前記液晶とにより形成される各画素を順次選択する選択ステップと、該選択ステップで選択した画素の前記液晶に、固定の電圧を有する第1のパルスを印加する第1の駆動ステップと、該第1の駆動ステップで前記第1のパルスを印加した画素の前記液晶に、前記第1の方向と第2の方向により挟まれる角度範囲よりも狭い角度範囲で液晶のダイレクタを変化させ、且つ、表示階調に対応する電圧を有する第2のパルスを印加する第2の駆動ステップとを、含むことを特徴とする。

【0027】

【発明の実施の形態】以下、この発明の実施の形態を図面を参照して説明する。図1はこの実施の形態の表示素子の断面図、図2は画素電極とアクティブ素子を形成した透明基板の平面図である。この表示素子は、アクティブマトリックス方式のものであり、図1に示すように、一対の透明基板(例えば、ガラス基板)11、12と、透明基板11、12の間に配置された液晶21と、透明基板11、12を挟んで配置された一対の偏光板23、24と、から構成されている。

【0028】図1において下側の透明基板(以下、下基板)11には、ITO等の透明導電材料から構成された画素電極13と画素電極13にソースが接続された薄膜トランジスタ(以下、TFT (Thin Film Transistor))14とがマトリックス状に形成されている。

【0029】図2に示すように、画素電極13の行間にゲートライン(走査ライン)15が配線され、画素電極13の列間にデータライン(階調信号ライン)16が配線されている。各TFT14のゲート電極は対応するゲートライン15に接続され、ドライン電極は対応するデータライン16に接続されている。

【0030】ゲートライン15は、行ドライバ31に接続され、データライン16は列ドライバ32に接続されている。行ドライバ31は、後述するゲート電圧を印加して、ゲートライン15をスキャンする。一方、列ドライバ32は、画像データ(階調信号)を受け、データライン16に画像データに対応するデータ信号を印加する。

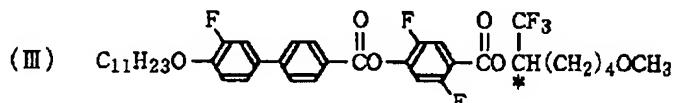
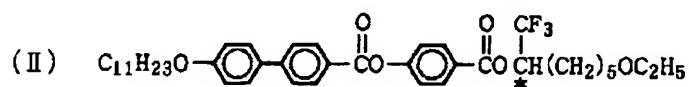
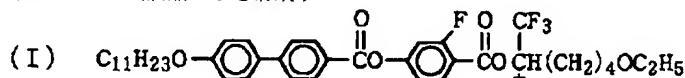
【0031】図1において、上側の透明基板(以下、上基板)12には、下基板11の各画素電極13と対向し、基準電圧V0が印加されている対向(共通)電極17が形成されている。対向電極17は、例えば、ITO等から形成された透明電極である。下基板11と上基板12の電極形成面には、それぞれ配向膜18、19が設けられている。配向膜18、19は、例えば、厚さが25~35nm程度のポリイミド等の有機高分子化合物からなる水平配向膜であり、分散力e_sdが30~50、極性力e_spが比較的弱く3~20程度のものが使用される。これらの配向膜18、19の対向する面の少なくとも一方には、互いに平行で且つ逆方向に1回ずつラビングする配向処理が施されている。

【0032】下基板11と上基板12は、その外周縁部において棒状のシール材20を介して接着され、液晶セル25を構成している。配向膜18、19の間隔は、シール材20及びギャップ材22により、例えば、1.4μm~2.4μmの一定間隔に規制されている。液晶21は、基板11、12とシール材20で囲まれた領域に封入されている。

【0033】液晶21の分子(以下、液晶分子とう)は、バルクの状態では、一重螺旋構造(強誘電性液晶の

場合) 又は二重螺旋構造(反強誘電性液晶の場合)を有し、液晶セルのギャップ長が螺旋ピッチよりも短いため、螺旋が解けた状態で液晶セル25に封入されている。また、液晶21は、各分子が自発分極Psを有し、分子が描くコーンの軸とコーンの成す角(チルト角)θの2倍(コーンアングル)2θが45°より大きい(望ましくは、60°以上)カイラルスマクティックC相又はCA相(SmC*又はSmCA*)の液晶組成物(強誘電性液晶又は反強誘電性液晶)からなる。

【0034】液晶21のダイレクタ(液晶21を構成す



【0037】これらの液晶化合物は、エーテル結合されたカイラル末端鎖を有し、オブショナリーにフッ素置換されたフェニル環を有する反強誘電性液晶化合物である。このような反強誘電性液晶化合物を用いた液晶表示素子は、反強誘電性液晶の電場誘起転移のしきい値を低下させ、前駆現象が顕著に現れる。その結果、液晶21は、その電気光学特性において明確なしきい値を有していない。

【0038】また、このような構成及び物性を有する液晶は、反強誘電相と強誘電相のポテンシャルエネルギーの障壁が通常の反強誘電性液晶に比較して小さく、通常の反強誘電性液晶に比較して、反強誘電相の秩序が乱れやすく、相転移前駆現象が大きいという特徴を有する。相転移前駆現象は、反強誘電相を形成している液晶分子に印加する電界強度を徐々に強くしたとき、反強誘電相から強誘電相に相転移が起こる前に、液晶素子(一对の偏光板それぞれの透過軸を互いに直交させ、一方の偏光板の透過軸をスマクティック層の法線方向ほぼ一致させた光学配置)の透過率が高くなる現象を指しており、透過率の上昇は、液晶分子が相転移前に挙動することを意味している。そして、この相転移前の液晶分子の挙動は、反強誘電相と強誘電相のポテンシャルエネルギーの障壁が小さいことを意味している。

【0039】このような反強誘電性液晶は、バルクの状態では、分子配列の層構造と螺旋構造を有しており、隣接する液晶分子は層毎に仮想的なコーン上ではほぼ180°シフトして螺旋を描いた二重螺旋構造を有し、隣接す

る複数の液晶分子の長軸の平均的な配向方向)の水平方向成分(基板11、12の正面に平行な面上に投影した方向)は印加電圧に応じて連続的に変化する。

【0035】このよう特性を有する液晶としては、例えば、化学式1に示す骨格構造を有する液晶物質I~IIIをそれぞれ20重量%、40重量%、40重量%の割合で混合することにより得られる反強誘電性液晶がある。

【0036】

【化1】

るスマクティック層の液晶分子同士でその自発分極がキャンセルされている。基板11、12間に封入された前記反強誘電性液晶は、基板間のギャップ(液晶表示素子25のセルギャップ)が、1.5μ程度であり、液晶の螺旋構造の1ピッチ(ナチュラルピッチ)とほぼ等しい。このため、液晶分子の二重螺旋構造が消失する。

【0040】そして、反強誘電性液晶に電界が印加されると、反強誘電相と強誘電相のポテンシャルエネルギーの障壁が小さいため、その電界の強さに応じて、反強誘電相の液晶分子がその電界の強さに応じて前記仮想的なコーンの沿って挙動する。従って、反強誘電性液晶のダイレクタの水平方向成分は印加電圧に応じて連続的に変化する。

【0041】次に、配向膜18、19に施された配向処理の方向、偏光板23、24の光学軸と液晶21の液晶分子の配向方向との関係を図3を参照して説明する。

【0042】図3において、符号21Cは配向膜18、19に施された配向処理の方向を示し、液晶21は、電圧が印加されていない状態では、カイラルスマクティックC相又はCA相が有する層構造の層の法線を、±2°程度の誤差範囲内で配向処理の方向21Cに向けて配向している。

【0043】負極性の所定の電圧-Vsより低い電圧を液晶21に印加した時、液晶21は、第1の配向状態(強誘電相)となり、液晶分子の配向方向はほぼ第1の方向21Aとなる。正極性の所定の電圧+Vsより高い電圧を液晶21に印加したとき、液晶21は第2の配向

状態となり、液晶分子の配向方向はほぼ第2の方向21Bとなる。一方、印加電圧が0のとき、液晶分子の平均的な配向方向は液晶のスメクティック相の層のほぼ法線方向、即ち、第1と第2の方向21Aと21Bのほぼ中間の方向（ほぼ配向処理の方向）21Cとなる。

【0044】第1の方向21Aと第2の方向21Bとのずれ角 2θ は、45°以上であり、望ましくは50°以上、さらに望ましくは60°以上である。

【0045】偏光板23の透過軸23Aは、第1の方向21Aと配向処理方向21Cにより挟まれる角度範囲に設定され、配向処理方向21Cに対して45°/2の角度で交差するように設定されることが望ましく、この実施の形態では、配向処理方向21Cに対しほぼ22.5°の方向に設定されている。偏光板24の透過軸24Aは、偏光板23の透過軸23Aとほぼ直交する方向に設定されている。つまり、一方の偏光板の光学軸（透過軸）は、一対の偏光板の光学軸の交角の1/2の角度で液晶のスメクティック層の層法線と交差するように配置するのが望ましい。

【0046】そして、偏光板23の透過軸23Aと第1の方向21Aとは、前記ずれ角 2θ から45°を差し引いた角度の1/2の角度で交差するように設定される。すなわち、前記ずれ角 2θ が50°以上の場合、偏光板23の透過軸23Aと第1の方向21Aとは、2.5°或はそれより大きい角度で交差させるように設定し、また前記ずれ角 2θ が60°以上の場合、偏光板23の透過軸23Aと第1の方向21Aとは、7.5°或はそれより大きい角度で交差させるように設定するのが好ましい。

【0047】図3に示すように偏光板23、24の透過軸23A、24Aを設定した表示素子は、液晶分子の平均的な配向方向を偏光板23の透過軸23Aに平行に設定した時に透過率が最も低く（表示が最も暗く）なり、液晶分子の平均的な配向方向を偏光板23の透過軸23Aに対し45°の方向21Dに設定した時に透過率が最も高く（最も明るく）なる。

【0048】すなわち、液晶分子の平均的な配向方向が透過軸23Aの方向を向いた状態では、入射側の偏光板23を通った直線偏光は液晶21の偏光作用をほとんど受けず、直線偏光のまま液晶21の層を通過し、直角方向に透過軸24Aが設定されている偏光板24で吸収され、表示が暗くなる。

【0049】一方、液晶分子の平均的な配向方向が透過軸23Aに対して45°の方向21Dを向いた状態では、入射側の偏光板23を通過した直線偏光は液晶21の複屈折作用により偏光状態が変化（円偏光または楕円偏光）する。この偏光光のうちの出射側偏光板24の透過軸24Aと平行な成分が偏光板24を透過して出射する。このため、表示は最も明るくなる。

【0050】その他の配向状態では、その配向状態に応

じた複屈折作用により、その配向状態に応じて変化し偏光となる。この偏光光のうちの出射側偏光板24の透過軸24Aと平行な成分が偏光板24を透過して出射する。このため、表示は配向状態に応じた明るさになる。

【0051】画素電極13と対向電極17との間に印加する電圧に応じて、液晶分子はその配向方向を変化させる。このため、図4に示すように、画素電極13と対向電極17の間に比較的低周波（0.1Hz程度）の鋸波状の電圧を印加した場合の透過率は、連続的に変化する。

【0052】この表示素子は、アクティブマトリクス方式のものであるため、非選択期間中も液晶21を任意の配向状態に維持する電圧を保持しておくことができる。このため、上記構成の表示素子は、透過率を変化させて階調のある表示を行わせることができる。

【0053】この液晶素子の透過率は液晶のダイレクタが偏光板23の透過軸23Aと平行のとき最小、45°で交差するとき最大となる。この表示素子は、透過率がTminとTmaxを示す配向状態の間で使用することにより、液晶21を第1及び第2の配向状態に配向させることなく駆動することができる。第1及び第2の配向状態は、液晶層内の全ての分子が完全に同一方向に揃った強誘電相を示す状態であり、自発分極による電荷が保持されやすく、分子の反転が起りづらくなり、焼き付きやすくなる。

【0054】しかし、液晶分子が完全に揃っていない強誘電相を示さない配向状態であれば、自発分極による電荷が基板11、12の内側表面にたまりにくい。また、液晶分子は、揃っていない分子を核にして反転が起りやすく、焼き付けが軽減される。即ち、画素電極13と対向電極17との間に印加する駆動電圧をVTmaxとVTminの範囲内で変化させることにより、強誘電相を使用することなく液晶21を駆動し、この液晶表示素子に連続階調を表示させることができる。

【0055】次に、上記構成の液晶素子の駆動方法を図5を参照して説明する。この実施の形態の表示素子は、各画素の選択期間に、VTmaxとVTminとの間で、表示したい透過率に対応する電圧を電極間に印加することにより駆動可能である。しかし、このような単純な駆動方法では、液晶21が、印加電圧に対する透過率の変化を示す電気光学特性に大きなヒステリシスを有している場合、印加電圧に対する表示階調が一義的に定まらない。

【0056】そこで、この実施の形態では、図5に示す駆動方法を採用する。図5(A)は行ドライバ31が任意の行のゲートライン15に印加するゲート信号を、図5(B)は列ドライバ32がゲート信号に同期して各データライン16に印加するデータ信号を示す。図5

(C)は、図5(B)に示すデータ信号が印加された時の透過率の変化を示す。

【0057】選択期間TSの間、ゲートパルスがオンす

ることにより選択行の TFT14 がオンする。列ドライバ32 から各データライン 16 に印加されたデータパルスは、オンした TFT14 を介して画素電極 13 と対向電極 17 との間に印加される。データパルスは、タイムスロット t1 において印加される液晶分子を所定の配向状態に配向させるための設定パルス VH と、タイムスロット t2 において印加されるこの設定パルスの直流成分を相殺するためのリセットパルス VL と、タイムスロット t3 において印加される表示階調に対応する階調パルス VD からなる。

【0058】ゲートパルスがオフすると TFT14 がオフする。TFT14 がオフしたとき、画素電極 13 と対向電極 17 との間に印加されていた階調パルス VD の電圧が、画素電極 13 と対向電極 17 との間の液晶 21 とにより形成される画素容量に保持される。このため、図 5 (C) に示すように、この保持電圧に対応する表示階調がこの行の次の選択期間まで保持される。従って、この駆動方法によれば、データパルスの電圧を制御することにより任意の階調画像を上記構成の液晶表示素子に表示させることができる。しかも、リセットパルス VL を印加しているので、液晶 21 に印加される不必要な直流成分を相殺することができる。このため、基板 11、12 の内側表面に電荷が蓄積されて液晶分子の反転が起こればくなることがなく、表示の焼き付きを低減することができる。

【0059】次に、図 5 に示す駆動方法によって表示素子を駆動する列ドライバ 32 の構成例を図 6 を参照して説明する。図 5 の駆動方法を実現する列ドライバ 32 は、図 6 に示すように、第 1 のサンプル・ホールド回路 41 と、第 2 のサンプル・ホールド回路 42 と、A/D 変換器 43 と、マルチブレクサ 46 と、電圧変換回路 47 は、画素の列毎に配置され、タイミング回路 44 と電圧データ発生回路 44 とは複数列に共通に配置される。

【0060】第 1 のサンプル・ホールド回路 41 は、外部から供給される画像データのうち、対応する画素の信号成分（1つの画像データ）VD' をサンプル・ホールドする。第 2 のサンプル・ホールド回路 42 は第 1 のサンプル・ホールド回路 41 から出力されたホールド信号 VD' をサンプル・ホールドする。A/D 変換器 43 は、第 2 のサンプルホールド回路 42 のホールド信号 VD' をアナログ/デジタル変換し、デジタル階調データ DG に変換する。電圧データ発生回路 44 は、設定パルス VH に対応する設定パルスデータ DH と、リセットパルス VL に対応するリセットパルスデータ DL を生成する。

【0061】タイミング回路 45 は、第 1 と第 2 のサンプルホールド回路 41、42 にタイミング制御信号を供給すると共に、各画素行の選択期間（ゲートパルスがオンしている期間）TS を構成する 3 つのタイムスロット t1、t2、t3 にそれぞれタイミング信号 T1、T

2、T3 をオンする。マルチブレクサ 46 は、タイミング信号 T1～T3 に応答して、各選択期間 TS 内に、リセットパルスデータ DL と、設定パルスデータ DH と、A/D 変換器 43 からのデジタル階調データ DG とを順次選択して出力する。

【0062】電圧変換回路 47 は、マルチブレクサ 46 の出力データを駆動系の高電圧に変換してデータラインに出力する。即ち、電圧変換回路 47 は、リセットパルスデータ DL をリセットパルス VL に、設定パルスデータ DH を設定パルス VH に、デジタル階調データ DG を画像データにより指示された階調を表示するための書き込み電圧 VD に変換してデータライン 16 に出力する。この電圧変換回路 47 により、信号処理系の電源系統と駆動系の電源系統とが分離されている。電圧変換回路 47 の出力する駆動電圧 VL、VH、VD は、対応する行の TFT14 がオンしている書き込み期間のうちタイムスロット t1、t2、t3 でそれぞれ画素電極 13 に書き込まれ、液晶 21 に印加される。TFT14 がオフしている間は、タイムスロット t3 で印加された書き込み電圧 VD が画素電極 13 と対向電極 17 との間に保持される。

【0063】第 1 のサンプル・ホールド回路 41 と、第 2 のサンプル・ホールド回路 42 と、A/D 変換器 43 と、マルチブレクサ 46 と、電圧変換回路 47 は、画素の列毎に配置され、タイミング回路 44 と電圧データ発生回路 44 とは複数列に共通に配置される。

【0064】なお、図 5 に示す駆動方法を実現するための列ドライバ 32 の構成は、図 6 の構成に限定されるものではない。例えば、A/D 変換器 43 が内蔵するサンプルホールド回路を第 2 のサンプルホールド回路 +2 として使用しても良い。さらに、A/D 変換器 43 の出力データに一定の処理を行った後、処理後のデータをマルチブレクサ 46 に供給してもよい。また、マルチブレクサ 46 の出力データを一旦信号処理系の電圧を有する階調信号に変換した後、電圧変換回路で駆動系の電圧に変換してもよい。さらに、各種タイミング信号を列ドライバ 32 の外部から供給してもよい。また、画像データ自体をデジタルデータで構成してもよい。各種タイミング信号を列ドライバ 32 の外部から供給してもよい。

【0065】図 5 に示す液晶表示素子の駆動方法によつて、液晶 21 の電気光学特性に大きなヒステリシスがある場合でも、データパルスに対応する表示階調を一般的に定められた。しかしながら、最大（明）または最小（暗）の階調の画像のみが長時間継続的に表示される場合には、データパルスに対応する画像信号の直角部分によって表示の焼き付け現象が生じる。もし、セントパルス VL を設定パルス VH と階調パルス DG 和の逆極性の電圧とした場合には、リセットパルスの電圧が大きくなりすぎ、液晶 21 が強誘電相を示すことがある。

【0066】そこで、このような問題に対処するため、図7(A)～図7(C)に示すように、リセットパルスVLを印加する前のタイムスロットt0で階調パルスVDと電圧の絶対値が同一で極性が反対の電圧を有する補償パルス-VDを印加すればよい。もっとも、この4パルス駆動法において、リセットパルスVLと補償パルス-VDを印加する順序を逆にしてもよい。

【0067】次に、図7に示す駆動方法によって表示素子を駆動する列ドライバ32の構成例を図8を参照して説明する。この駆動方法を実現する列ドライバ32は、図6に示す列ドライバ32とは、A/D(アナログ/デジタル)変換器43'、タイミング回路45'、マルチブレクサ46'の構成が異なる。

【0068】A/D変換器43'は、第2のサンプルホールド回路42から出力されたホールド信号VD'をアナログ/デジタル変換し、デジタル階調データDGに変換する。また、デジタル階調データDGと絶対値が同じで、極性が逆の補償データ-DGを出力する。

【0069】タイミング回路45'は、第1と第2のサンプルホールド回路41、42にタイミング制御信号を供給すると共に、各行の選択期間(ゲートパルスがオンしている期間)TSを構成する3つのタイムスロットt0、t1、t2、t3でそれぞれタイミング信号T0、T1、T2、T3をオンする。マルチブレクサ46'は、タイミング信号T0～T3に応答して、各選択期間TS内に、A/D変換器43'からの補償データ-DGと、リセットパルスデータDLと、設定パルスデータDHと、A/D変換器43'からのデジタル階調データDGとを順次選択して出力する。

【0070】なお、この発明の駆動方法は、図5または図7に示すものに限定されるものではない。例えば、図5の例では、各TFT14がオンしている書き込み期間に、3つのパルス(リセットパルス、設定パルス、階調パルス)を順次印加したが、例えば、設定パルスVHと階調パルスVDのみを印加してもよい。リセットパルスVLと設定パルスVHとを逆極性で電圧の絶対値が同一のパルスとしたが、リセットパルスVLを設定パルスVHと階調パルスVDの電圧の和の逆極性の電圧としてもよい。さらには、設定パルスをVL、リセットパルスをVHとしてもよい。また、第0～第3のタイムスロットt0～t3は等しい長さである必要はなく、異なった長さでも良い。

【0071】以上説明したように、上記表示素子及び図5または図7に示した駆動方法によれば、液晶21を強誘電相に配向させることなく、最低階調から最大階調まで階調を連続的に変化させて任意の階調画像を表示することができる。強誘電相では、液晶分子の有する自発分極PSの向きが揃うため、表示の焼き付きが起こりやすい。この実施の形態の液晶表示素子の駆動方法では、自発分極PSが完全に揃うことがない。従って、表示の焼

き付きが起こりにくく、高品質の画像を表示することができる。

【0072】この実施の形態の液晶表示素子は、液晶21として自発分極PSを有するカイラルスマクティック相の液晶を使用しているので、応答速度が速く、視野角が広い。この実施の形態の液晶表示素子は、直流駆動することが可能となる。この実施の形態の液晶表示素子は、交流駆動のように1つの階調に対して極性が異なる2つの電圧を印加する場合と異なり、1つの階調に対して1つの電圧(同一極性)を印加するため、フリッカを低減することができる。

【0073】この実施の形態の液晶表示素子を図5或いは図7に示す駆動方法によって駆動した場合、液晶21は、タイムスロットt2において印加される設定パルスVHによりほぼ一定の状態に配向させられる。従って、液晶21の電気光学特性にヒステリシスがある場合でも、階調パルスVDに対応する表示階調が一義的に定まる。特に、図7に示す駆動方法によって液晶表示素子を駆動した場合、階調パルスVDの直流成分をも相殺することができるの、明または暗の画像を連続的に表示する場合でも、表示の焼き付け現象を防ぐことができる。

【0074】なお、この発明は上記実施の形態に限定されず、種々の変形及び応用が可能である。例えば、液晶のダイレクターが電界により変化する最大の角度範囲よりも小さい角度範囲で、液晶を駆動しても液晶が強誘電相にならないようにすることができ、また液晶分子を強誘電相に配向させることなく駆動するならば、液晶のダイレクターの振れ角を45°に達しない角度範囲で駆動するようにしても良い。しかし、この場合は最大透過率と最小透過率を得ることができない。従って、最大のコントラストを得るためにには、液晶のダイレクターを強誘電相にならない範囲で45°の振れ角で駆動するのが好ましい。また、液晶のダイレクタを45°の角度範囲内で強誘電相にならないように駆動する場合、一方の偏光板の透過軸は、45°より大きい角度範囲を持った液晶のずれ角2θの範囲内の内で、強誘電相となるダイレクターの方向を除く任意の方向に設定することができる。例えば、液晶のずれ角2θが60°以上の場合に前記第1の方向と第2の方向のいずれかに対して、前記交角より45°を差し引いた角度の1/2から、前記交角より45°を差し引いた角度の範囲に、その光学軸の方向が配置される。例えば、ずれ角2θが60°のとき、偏光板23の透過軸23Aを第1の方向21Aから7.5°以上、15°未満の角度範囲に設定し、偏光板24の透過軸24Aを透過軸23Aに直交又は平行になるように設定し、液晶21のダイレクタを偏光板23の透過軸23Aの方向とこの方向に対して45°傾いた方向との間で駆動するようにしてもよい。

【0075】また、例えば、ずれ角2θが90°以上の液晶を使用してもよい。この場合、例えば、偏光板23

の透過軸 2 3 A をスメクティック層の法線方向に設定し、偏光板 2 4 の透過軸 2 4 A を透過軸 2 3 A に直交又は平行に設定してもよい。

【0076】また、上記実施の形態においては、液晶 2 1 の螺旋構造を解いた状態で液晶 2 1 を液晶セル 2 5 に封入したが、螺旋構造を維持したまま液晶 2 1 を液晶セルに封入してもよい。この場合も、上述の化学式 1 に示した基本構成を有する液晶を使用することができる。

【0077】液晶 2 1 としては、コーン角 2 θ が 45° 以上の D H F (Deformed Helical Ferroelectric) 液晶を使用することも可能である。D H F 液晶は、螺旋ピッチが基板間隔より十分小さく、自発分極を持ち、且つ強誘電相を示す液晶であり、基板 1 1 と 1 2 の間に、液晶分子の螺旋構造を維持した状態で封入される。

【0078】一方の極性で且つ絶対値が所定の値以上の電圧を印加した時、D H F 液晶は、螺旋が解けた第 1 の強誘電相となり、液晶分子は図 3 に示す第 1 の方向 2 1 A にほぼ配向する。他方の極性で且つ絶対値が所定の値以上の電圧を印加したとき、D H F 液晶は螺旋が解けた第 2 の強誘電相となり、液晶分子は図 3 に示す第 2 の方向 2 1 B にほぼ配向する。

【0079】中間の電圧が印加されると、液晶分子の描く螺旋構造が印加電圧に応じて歪み、液晶分子の長軸方向の平均的な方向が前記第 1 の方向 2 1 A と第 2 の方向 2 1 B の間の任意の方向となる中間配向状態に設定される。

【0080】このため、D H F 液晶を使用した液晶表示素子でも、図 3 に示すように一对の偏光板を配置し、印加電圧を変化させると、透過率は図 4 に示すように変化する。そこで、液晶 2 1 として D H F 液晶を使用する場合にも、液晶 2 1 が強誘電相を示さないように、印加電圧を V T min と V T max の間で制御し、液晶 2 1 のダイレクタを透過軸 2 3 A と透過軸 2 3 A に対し 45° の方向 2 1 D の間で制御することにより、表示の焼き付き等を防止し、しかも、最大の階調幅を表示することができる。

【0081】また、偏光板 2 4 の透過軸 2 4 A と偏光板 2 3 の透過軸 2 3 A とを平行に設定しても良い。この場合、表示される画像の階調は、明と暗とが上記の場合と逆になる。偏光板 2 3 、 2 4 は、透過軸の代わりに吸収軸を使用したものでもよい。

【0082】この発明は、赤、緑、青の各波長成分の光のみを選択透過するカラーフィルタを所定の順序で配置し、フルカラー画像を表示するカラー液晶表示素子にも適用可能である。

【0083】また、本発明は T F T をアクティブ素子とする表示素子に限らず、M I M (Metal Insulator Metal) をアクティブ素子とする表示素子にも適用可能である。さらに、この発明は、図 9 に示すように、対向する基板 1 1 と 1 2 のそれぞれの対向面に走査電極 7 1 と、走査電極 7 1 に直交する信号電極 7 2 を配置した単純マ

トリクス型 (パッシブマトリクス型) の表示素子にも適用可能である。また、この発明は、スタティック駆動によって駆動される液晶表示素子にも適用可能である。

【0084】

【実施例】化学式 1 に示す基本骨格を有する液晶化合物を用いて、表 1 に示す物性を有する反強誘電性液晶組成物を調整し、この液晶組成物を用いて図 1 ～図 3 に示す構成の表示素子を形成し、各画素の選択期間に表示階調に対応する 1 つの電圧を印加する駆動方法 (1 パルス駆動法) と図 5 に示す駆動方法 (3 パルス駆動法)との比較実験を行った。

【0085】

【表 1】

コーン角 (2 θ) [°]	:	60
I S O - S A 転移温度 [℃]	:	85
S A - S C A * 転移温度 [℃]	:	70
(以下の測定温度 [℃])	:	25
自発分極 (P S) [nC/cm ²]	:	250
チルト角 (θ) [°]	:	30

【0086】この実験においては、表示素子の一方の偏光板を、その透過軸がスメクティック相の有する層構造の層 (スメクティック層) の法線に対して 22.5° 傾けて配置し、他方の偏光板をその透過軸が一方の偏光板の透過軸と直交するように配置した。

【0087】次に、各画素の選択期間 60 μ秒、1/2 20 デューティでこの液晶表示素子を 1 パルス駆動法と 3 パルス駆動法のそれぞれについて以下に示すように駆動した。1 パルス駆動法では、各選択期間に、画素電極 1 3 と共通電極 1 7 との間にパルス電圧を +5 V から -5 V まで 0.5 V 刻みで印加し、各パルス電圧における透過率を測定する。-5 V までの透過率の測定が終了したら、逆に、画素電極 1 3 と共通電極 1 7 との間にパルス電圧を -5 V から +5 V まで 0.5 V 刻みで印加し、各設定パルス電圧における透過率を測定する。

【0088】3 パルス駆動法では、各選択期間に、画素電極 1 3 と共通電極 1 7 との間にパルス電圧を -5 V と +5 V のパルスを 20 μ秒ずつ印加した後、設定パルスを印加する。設定パルスは、+5 V から -5 V まで 0.5 V 刻みで変化させ、各設定パルス電圧における透過率を測定する。-5 V までのパルス電圧における透過率の測定が終了したら、逆に、画素電極 1 3 と共通電極 1 7 との間にパルス電圧を -5 V から +5 V まで 0.5 V 刻みで印加し、各パルス電圧における透過率を測定する。

【0089】図 10 (A) は、1 パルス駆動法による液晶表示素子の電気光学特性を、図 10 (B) は、3 パルス駆動法による電気光学特性をそれぞれ示す。図 10 (A) に示すように、1 パルス駆動法によりヒステリシスが発生する。これに対し、図 10 (B) に示すように、3 パルス駆動法を使用することにより、ヒステリシスの影響を低減し、安定した階調表示を行うことができる。

る。

【0090】なお、図7に示した階調パルスVD、設定パルスVH及びリセットパルスVLに加えて補償パルス-VDを印加する4パルス駆動法によって液晶表示素子を駆動した場合でも、上記の3パルス駆動法の場合とほぼ同様の結果が得られる。また、階調パルスVDの他に設定パルスVHのみを印加する2パルス駆動法によって液晶表示素子を駆動した場合でも、上記の3パルス駆動法の場合とほぼ同様の結果が得られる。

【0091】

【発明の効果】以上説明したように、本発明によれば、強誘電相を使用することなく、液晶を駆動するので、自発分極による表示の焼き付きの少ない表示素子を得ることができる。しかも、広視野角、高速応答性が得られる。

【0092】さらに、表示階調に対応する電圧を印加する前に、固定の電圧を印加しているので、液晶の電気光学特性に大きなヒステリシスがある場合でも、表示階調を一義的に定めることができる。

【図面の簡単な説明】

【図1】この発明の実施の形態にかかる表示素子の構造を示す断面図である。

【図2】図1に示す表示素子の下基板の構成を示す平面図である。

【図3】偏光板の透過軸と液晶分子の配向方向の関係を示す図である。

【図4】液晶の印加電圧と透過率との関係を示す図である。

【図5】この発明の実施の形態にかかる表示素子の駆動方法により画素に印加される電圧の波形を示すタイミングチャートである。

【図6】図5に示す駆動方法を実現するための列ドライバの構成例を示す図である。

【図7】この発明の実施の形態にかかる表示素子の駆動方法により画素に印加される電圧の波形を示すタイミングチャートである。

【図8】図7に示す駆動方法を実現するための列ドライバの構成例を示す図である。

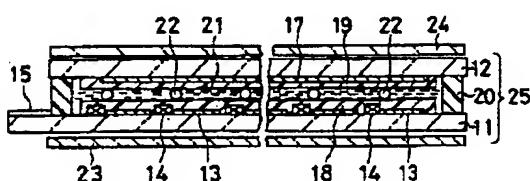
【図9】この発明の実施の形態にかかる表示素子の構造の他の例を示す断面図である。

【図10】(A)はこの発明の実施例の1パルス駆動法による光学特性を、(B)はこの発明の実施例の3パルス駆動法による光学特性をそれぞれ示す。

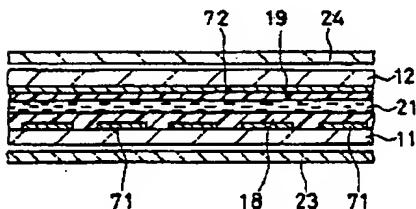
【符号の説明】

1 1 … 透明基板（下基板）、1 2 … 透明基板（上基板）、1 3 … 画素電極、1 4 … アクティブ素子（TFT）、1 5 … ゲートライン（走査ライン）、1 6 … データライン（階調信号ライン）、1 7 … 対向電極、1 8 … 配向膜、1 9 … 配向膜、2 0 … シール材、2 1 … 液晶、2 2 … ギャップ材、2 3 … 偏光板（下偏光板）、2 4 … 偏光板（上偏光板）、3 1 … 行ドライバ、3 2 … 列ドライバ、4 1 … サンプル・ホールド回路、4 2 … サンプル・ホールド回路、4 3 … A/D変換器、4 4 … 電圧データ発生回路、4 5 … タイミング回路、4 6 … マルチブレクサ、4 7 … 電圧変換回路

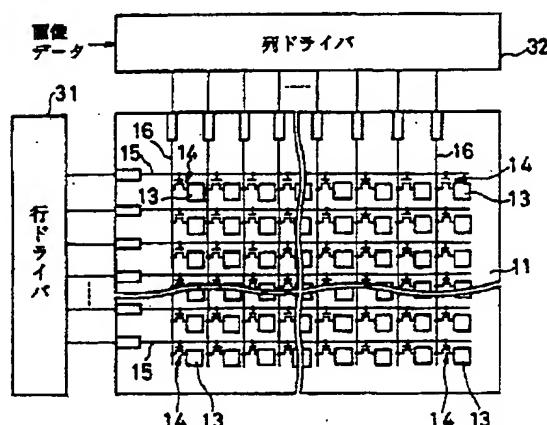
【図1】



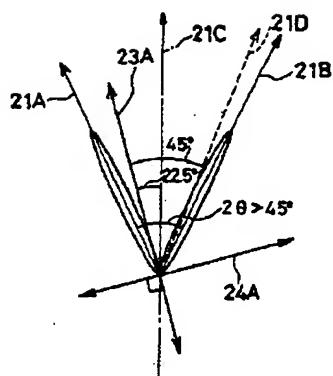
【図9】



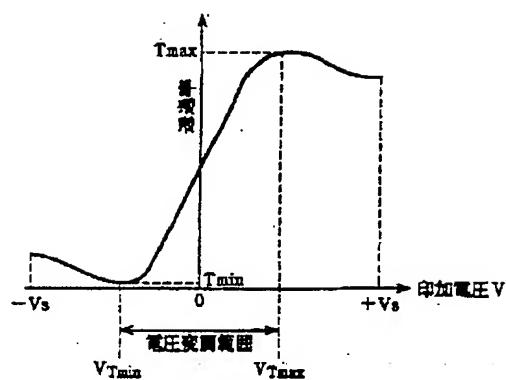
【図2】



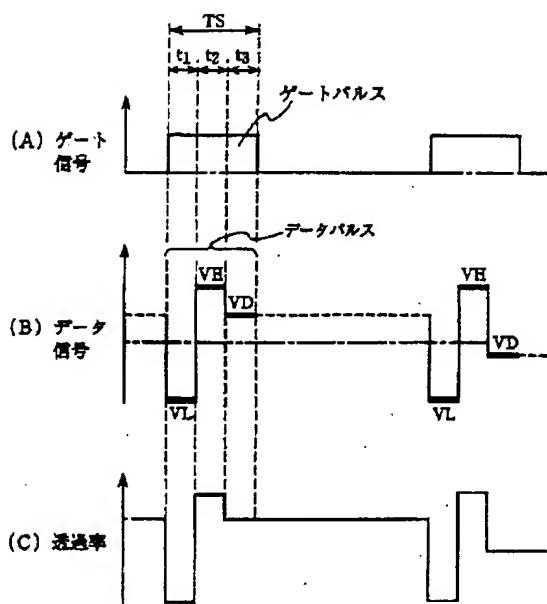
【図3】



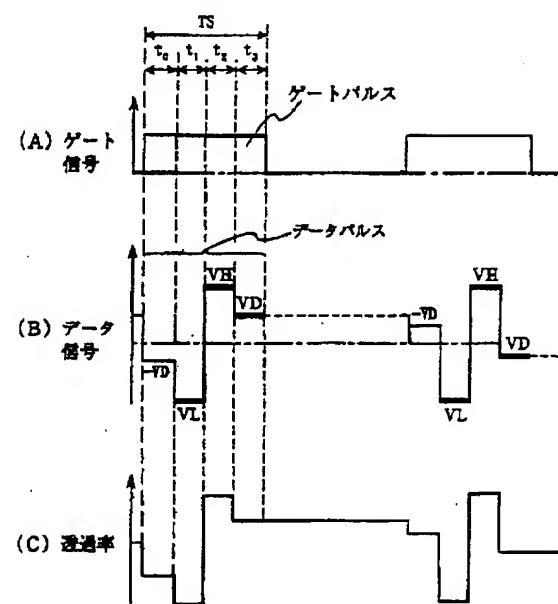
【図4】



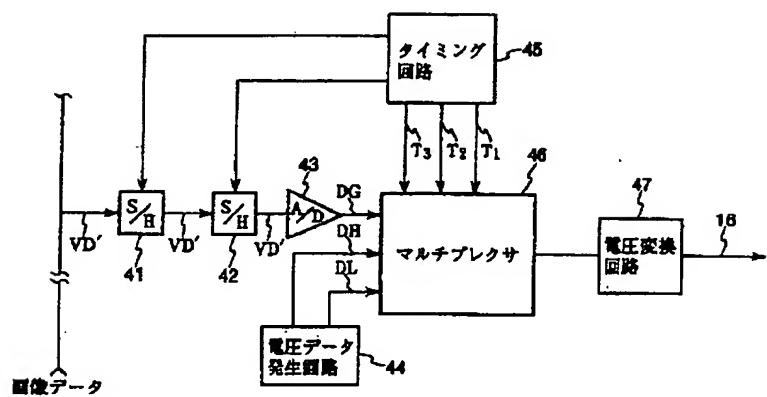
【図5】



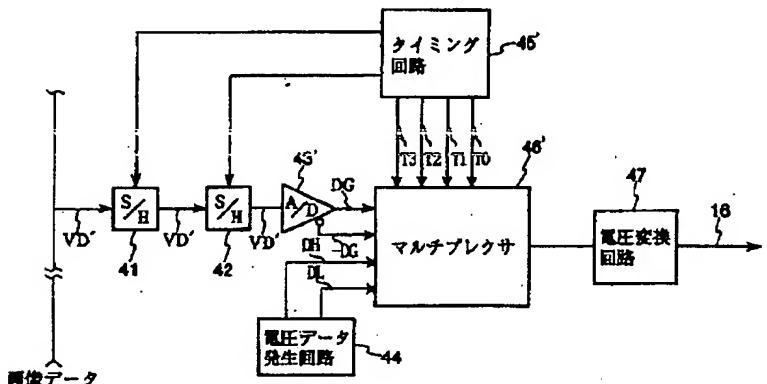
【図7】



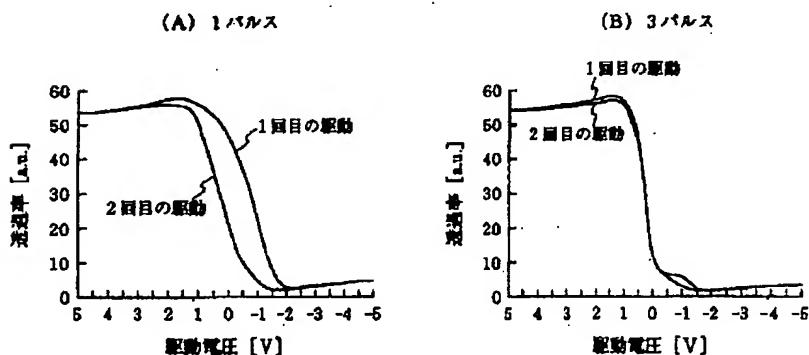
【図6】



【図8】



【図10】



フロントページの続き

(72) 発明者 下田 悟
東京都八王子市石川町2951番地の5 カシ
才計算機株式会社八王子研究所内

THIS PAGE BLANK (USPTO)